

1. Να περιγράφετε την αρχή λειτουργίας των καταχωρητών.
2. Να σχεδιάζετε απλούς καταχωρητές χρησιμοποιώντας D flip-flop.
3. Να περιγράφετε την αρχή λειτουργίας των καταχωρητών δεξιάς, αριστερής και κυκλικής ολίσθησης.
4. Να σχεδιάζετε καταχωρητές ολίσθησης χρησιμοποιώντας D flip-flops.
5. Να περιγράφετε την αρχή λειτουργίας των καταχωρητών ολίσθησης τύπου SIPO, SISO, PIPO και PISO.
6. Να περιγράφετε τη σειριακή και παράλληλη μεταφορά δεδομένων χρησιμοποιώντας καταχωρητές.
7. Να κατανοείτε τα πλεονεκτήματα και μειονεκτήματα της σειριακής και της παράλληλης μεταφοράς δεδομένων.
8. Να μπορείτε να μελετάτε τα φυλλάδια δεδομένων (data sheets) των καταχωρητών σε ολοκληρωμένο κύκλωμα.
9. Να μπορείτε να επιλέγετε και να χρησιμοποιείτε σε μία εφαρμογή καταχωρητές σε ολοκληρωμένο κύκλωμα.

7

κεφάλαιο

ΚΑΤΑΧΩΡΗΤΕΣ

7.1 ΕΙΣΑΓΩΓΗ

Ένας καταχωρητής (register) είναι ένα κύκλωμα που χρησιμοποιείται για την αποθήκευση πληροφοριών. Ένα flip-flop όπως ήδη έχουμε δει στο κεφάλαιο 6 μπορεί να αποθηκεύσει ένα bit πληροφορίας. Ένας καταχωρητής των n bits κατασκευάζεται από μια ομάδα n flip-flops (και μπορεί να αποθηκεύσει πληροφορία n bits) και πύλες για τον έλεγχο της μεταφοράς της πληροφορίας από και προς τον καταχωρητή.

Η έννοια του καταχωρητή είναι αρκετά γενική και περιλαμβάνει επίσης τους απαριθμητές και τις μονάδες μνήμης.

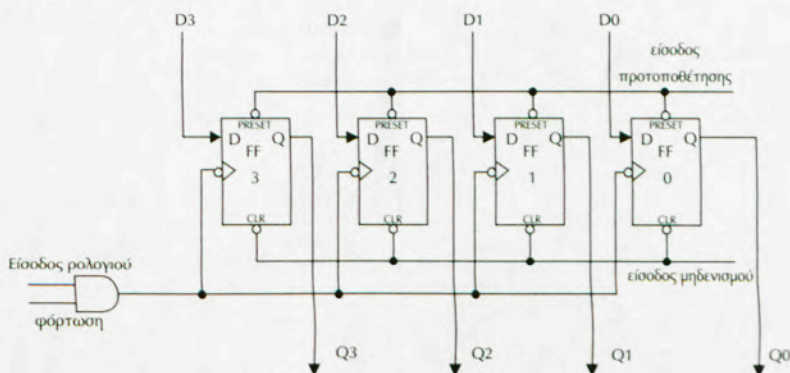
Οι απαριθμητές που θα παρουσιαστούν στο 8ο κεφάλαιο μπορούν να θεωρηθούν ως καταχωρητές οι οποίοι αλλάζουν τα περιεχόμενά τους με μία προκαθορισμένη σειρά, όταν εφαρμόζουμε παλμούς στην είσοδό τους. Οι πύλες ελέγχου που αναφέραμε επιβάλλουν τη σειρά των αλλαγών στα περιεχόμενα του απαριθμητή.

Οι μνήμες που θα παρουσιαστούν στο 10ο κεφάλαιο μπορούν να θεωρηθούν απλά ως ένα σύνολο από καταχωρητές. Οι πύλες ελέγχου για κάθε θέση της μνήμης, επιτρέπουν ή όχι την ανάγνωση ή την αλλαγή της αποθηκευμένης πληροφορίας, ανάλογα με τα δεδομένα τα οποία τοποθετούνται στις εισόδους διεύθυνσης και δεδομένων της μνήμης.

Μία ειδική κατηγορία καταχωρητών είναι οι καταχωρητές ολίσθησης, στους οποίους η αποθηκευμένη πληροφορία μετακινείται (ολισθαίνει) στο εσωτερικό τους.

7.2 ΚΑΤΑΧΩΡΗΤΕΣ

Θα παρουσιάσουμε τον τρόπο λειτουργίας ενός καταχωρητή των 4 bits. Στο Σχήμα 7.2.1 παρουσιάζεται ένας καταχωρητής των 4 bits, ο οποίος αποτελείται από τέσσερα D flip-flops.



Σχήμα 7.2.1 Καταχωρητής των 4-bits με D flip-flops

Στο σχήμα 7.2.1 παρατηρούμε ότι η **είσοδος ρολογιού είναι κοινή** για όλα τα D flip-flops, με αποτέλεσμα τα δεδομένα που βρίσκονται στις εισόδους D0, D1, D2,

D3 (το DO είναι το LSB και το D3 είναι το MSB της δυαδικής πληροφορίας που αποθηκεύεται στον καταχωρητή) να μεταφέρονται στα τέσσερα flip-flops του καταχωρητή ταυτόχρονα με το αρνητικό μέτωπο του ρολογιού. Οι τέσσερις έξοδοι Q0, Q1, Q2, Q3 των flip-flops, αποτελούν τις εξόδους του καταχωρητή, τις οποίες μπορούμε να χρησιμοποιήσουμε για να οδηγήσουμε κάποιο άλλο κύκλωμα. Η μεταφορά της πληροφορίας από τις εισόδους στον καταχωρητή ονομάζεται **φόρτωση** (loading) του καταχωρητή. Στο σχήμα 7.2.1. υπάρχει μία είσοδος ελέγχου την οποία συμβολίζουμε με φόρτωση και η οποία επιτρέπει στους παλμούς του ρολογιού να περάσουν στα flip-flops του καταχωρητή. Η είσοδος ελέγχου του ρολογιού κατασκευάζεται με μια πύλη AND η οποία τοποθετείται στην πορεία του ρολογιού. Αν η είσοδος ελέγχου φόρτωσης είναι "0", τότε η έξοδος της AND θα είναι και αυτή "0", επομένως ανεξάρτητα από το αν υπάρχουν παλμοί στην είσοδο του ρολογιού, τα flip-flops δεν θα δέχονται παλμούς ρολογιού με αποτέλεσμα τα δεδομένα του καταχωρητή να μην αλλάζουν. Για να φορτωθούν καινούργια δεδομένα στον καταχωρητή η είσοδος ελέγχου φόρτωσης θα πρέπει να πάρει την τιμή "1", με αποτέλεσμα να περνούν οι παλμοί του ρολογιού στα flip-flops στα οποία θα αποθηκευθούν οι λογικές καταστάσεις που βρίσκονται στις εισόδους D με το αρνητικό μέτωπο του παλμού του ρολογιού. Για παράδειγμα, αν οι εισόδοι των flip-flops είναι D3=1, D2=0, D1=1 και DO=1, τότε οι έξοδοι των flip-flops γίνονται Q3=1, Q2=0, Q1=1 και Q0=1 (με το αρνητικό μέτωπο του ρολογιού), με αποτέλεσμα στον καταχωρητή να αποθηκευθεί η πληροφορία 1011.

Εκτός από τις σύγχρονες εισόδους του ρολογιού και των D εισόδων του καταχωρητή υπάρχουν συνήθως μία ή δύο ασύγχρονες εισόδοι (βλέπε κεφάλαιο 6). Στο σχήμα 7.2.1 η μία είσοδος ονομάζεται *προτοποθέτησης* (PRESET) ενώ η δεύτερη *μηδενισμού* (CLR). Οι κύκλοι σ' αυτές τις εισόδους σημαίνουν την ενεργοποίησή τους με την εφαρμογή της λογικής κατάστασης "0". Με την εφαρμογή λογικής κατάστασης "0" στην είσοδο *προτοποθέτησης* όλα τα flip-flops του καταχωρητή παίρνουν την λογική κατάσταση "1" ενώ όταν εφαρμοσθεί λογικής κατάστασης "0" στην είσοδο *μηδενισμού* όλα τα flip-flops του καταχωρητή παίρνουν την λογική κατάσταση "0". Η τοποθέτηση αυτών των καταστάσεων στα flip-flops του καταχωρητή γίνεται ανεξάρτητα από την ύπαρξη παλμών στην είσοδο του ρολογιού. Αυτές οι εισόδοι συνήθως χρησιμοποιούνται όταν θέλουμε η αρχική κατάσταση των flip-flops του να είναι συγκεκριμένη και όχι τυχαία.

Οι καταχωρητές σε ολοκληρωμένα κυκλώματα υπάρχουν συνήθως στα μεγέθη των 4, 8, 12 ή 16 bits.

7.3 ΚΑΤΑΧΩΡΗΤΕΣ ΟΛΙΣΘΗΣΗΣ

Ο **καταχωρητής ολίσθησης** (shift register) είναι ένας καταχωρητής στον οποίο η έξοδος του κάθε flip-flop τροφοδοτεί την είσοδο του γειτονικού του. Ένας κατα-

χωρητής ολίσθησης ολισθαίνει τα δεδομένα του από το ένα flip-flop στο γειτονικό του με κάθε παλμό του κοινού ρολογιού του. Ένα παράδειγμα ολίσθησης συναντάμε κατά την πληκτρολόγηση ενός αριθμού τηλεφώνου σε συσκευή δημόσιας χρήσης του ΟΤΕ και την ένδειξη του αριθμού στην οθόνη της συσκευής. Κάθε φορά που πιέζουμε το πλήκτρο ενός αριθμού τα ψηφία του αριθμού στην οθόνη μετακινούνται (ολισθαίνουν) κατά μία θέση προς τα αριστερά.

Ανάλογα με τον τρόπο τοποθέτησης των δεδομένων εισόδου και τον τρόπο εξόδου των περιεχομένων ενός καταχωρητή ολίσθησης μπορούμε να τους κατατάξουμε σε τέσσερις βασικούς τύπους οι οποίοι αναλύονται ξεχωριστά στις επόμενες παραγράφους:

- ☞ Σειριακής εισόδου-παράλληλης εξόδου (serial-in, parallel-out SIPO)
- ☞ Σειριακής εισόδου-σειριακής εξόδου (serial-in, serial-out SISO)
- ☞ Παράλληλης εισόδου-παράλληλης εξόδου (parallel-in, parallel-out PIPO)
- ☞ Παράλληλης εισόδου-σειριακής εξόδου (parallel-in, serial-out PISO)

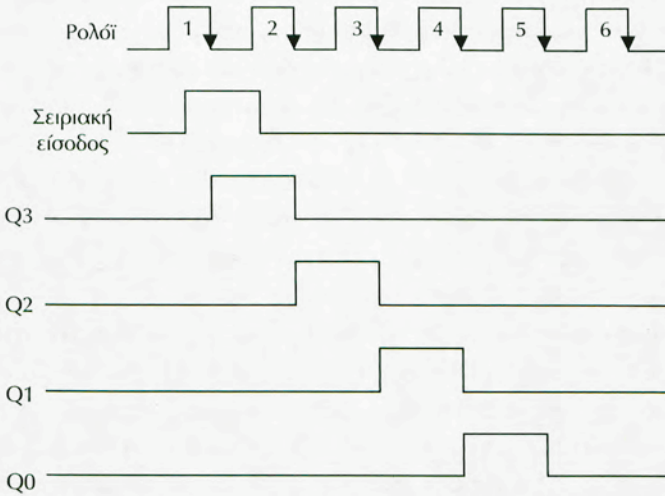
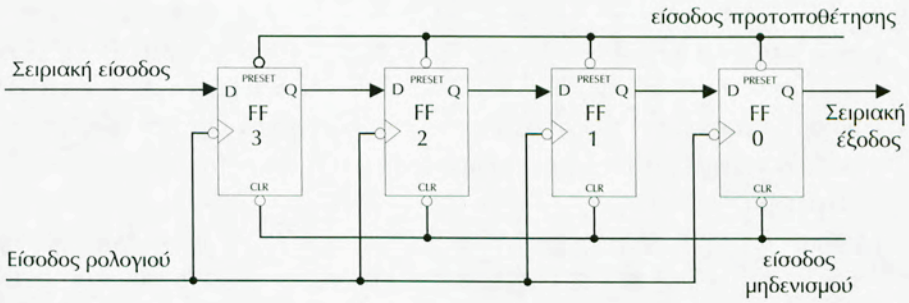
Ανάλογα με την κατεύθυνση της ολίσθησης θα ονομάζεται καταχωρητής δεξιάς ολίσθησης (right shift register) αν ολισθαίνει τα δεδομένα του προς τα δεξιά και καταχωρητής αριστερής ολίσθησης (left shift register) αν ολισθαίνει τα δεδομένα του προς τα αριστερά. Αν η έξοδος του τελευταίου flip-flop είναι συνδεδεμένη στην είσοδο του πρώτου τότε έχουμε ένα καταχωρητή κυκλικής ολίσθησης. Τα παραδείγματα που θα αναλύσουμε για λόγους απλότητας θα περιορισθούν σε καταχωρητές δεξιάς ολίσθησης.

7.3.1 Καταχωρητής ολίσθησης σειριακής εισόδου – σειριακής εξόδου SISO

Στον καταχωρητή ολίσθησης σειριακής εισόδου-σειριακής εξόδου (serial-in, serial-out SISO) τα δεδομένα τοποθετούνται σειριακά (διαδοχικά) το ένα bit μετά το άλλο στην είσοδο και εξέρχονται σειριακά (διαδοχικά) από την έξοδό του.

Στο Σχήμα 7.3.1 παρουσιάζεται ένα καταχωρητής δεξιάς ολίσθησης SISO των τεσσάρων bits. Η τοποθέτηση γίνεται με την εφαρμογή παλμών στην κοινή είσοδο ρολογιού των flip-flops του καταχωρητή ολίσθησης. Χρησιμοποιούμε τόσα flip-flops όσα είναι το μέγεθος (ή μήκος) του καταχωρητή σε bit. Η έξοδος του κάθε flip-flop συνδέεται στην είσοδο του γειτονικού του, ενώ η είσοδος του ρολογιού είναι κοινή για όλα τα flip-flops του καταχωρητή. Η είσοδος δεδομένων του πρώτου από αριστερά flip-flop αποτελεί τη **σειριακή είσοδο** των δεδομένων του καταχωρητή, ενώ η έξοδος του τελευταίου flip-flop αποτελεί τη **σειριακή έξοδο** των δεδομένων του καταχωρητή ολίσθησης.

Στο Σχήμα 7.3.1 (β) έχουμε ένα παράδειγμα της λειτουργίας του καταχωρητή ολίσθησης SISO. Ο οριζόντιος άξονας σ' αυτό το διάγραμμα των πέντε ψηφιακών σημάτων είναι ο άξονας του χρόνου, ενώ ο κατακόρυφος μας δίνει τη λογική κατάσταση ("0" ή "1") του κάθε ψηφιακού σήματος.



Σχήμα 7.3.1 Σχηματικό διάγραμμα καταχωρητή δεξιάς ολίσθησης SISO 4-bits και παράδειγμα λειτουργίας του

Αρχικά όλα τα flip-flops του καταχωρητή μηδενίζονται (παιρνουν την λογική κατάσταση "0" με την ενεργοποίηση της εισόδου μηδενισμού clear). Στην είσοδο των δεδομένων (δηλ. την είσοδο D του πρώτου flip-flop) εφαρμόζουμε τη λογική κατάσταση "1". Με το αρνητικό μέτωπο του παλμού του ρολογιού (1ος παλμός) η λογική κατάσταση "1" αποθηκεύεται στο flip-flop 3 με αποτέλεσμα η Q3 έξοδος να πάρει τη λογική κατάσταση "1". Οι έξοδοι Q2, Q1, Q0 θα συνεχίσουν να βρίσκονται στη λογική κατάσταση "0" αφού οι αντίστοιχες D2, D1, D0 εισόδοι με το αρνητικό μέτωπο του παλμού ρολογιού βρίσκονται στη λογική κατάσταση "0". Στη συνέχεια, στην είσοδο των δεδομένων εφαρμόζουμε τη λογική κατάσταση "0". Με το αρνητικό μέτωπο του επόμενου παλμού ρολογιού (2ος παλμός) θα συμβούν τα εξής: Το flip-flop 3 θα πάρει τη λογική κατάσταση "0" (επομένως και η Q3 έξοδος θα γίνει "0") αφού στην είσοδο D3 με το αρνητικό μέτωπο του παλμού 2 υπάρχει η λογική κατάσταση "0". Το flip-flop 2 θα πάρει τη λογική κατάσταση "1" (επομένως

και η Q2 έξοδος θα γίνει "1") αφού στην είσοδο D2 με το αρνητικό μέτωπο του παλμού 2 υπάρχει η λογική κατάσταση "1" λόγω της σύνδεσης της εξόδου Q3 του flip-flop 3 στην D2 είσοδο του flip-flop 2. Με την ίδια λογική βρίσκουμε ότι τα άλλα δύο flip-flop θα πάρουν τη λογική κατάσταση "0" και επομένως $Q1=Q0="0"$.

Η διαδικασία αυτή που περιγράψαμε είναι η ολίσθηση των δεδομένων μέσα στον καταχωρητή.

Η διαδικασία της ολίσθησης επαναλαμβάνεται με κάθε παλμό στην είσοδο του ρολογιού. Το σχήμα 7.3.1 (β) δίνει παραστατικά τις κυματομορφές των εξόδων των flip-flops του καταχωρητή με κάθε παλμό ρολογιού. Παρατηρούμε ότι με κάθε παλμό στην είσοδο του ρολογιού η λογική κατάσταση που εφαρμόσαμε στη σειριακή είσοδο θα ολισθαίνει στο γειτονικό προς τα **δεξιά** flip-flop, ενώ μετά από τέσσερις παλμούς θα εμφανισθεί στην έξοδο του τελευταίου flip-flop του καταχωρητή.

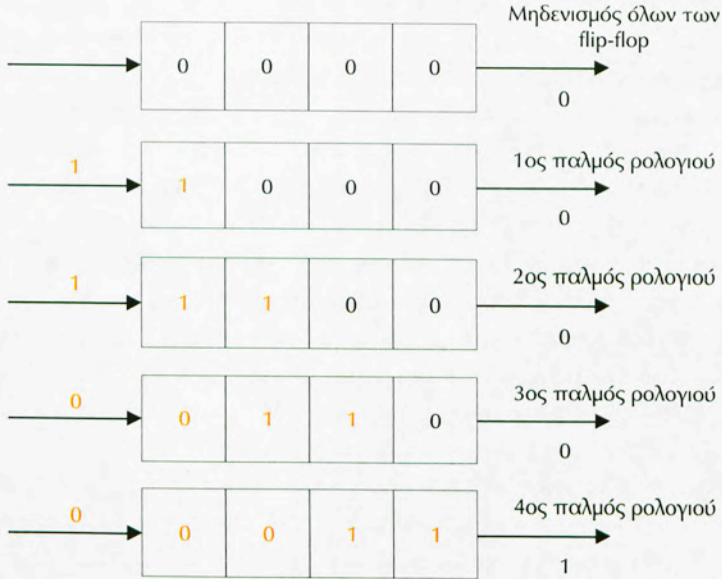
Με κάθε παλμό του **κοινού ρολογιού** εισέρχεται ένα καινούργιο bit πληροφορίας στον καταχωρητή, ενώ όλα τα flip-flops του καταχωρητή μεταφέρουν την πληροφορία που έχουν αποθηκευμένη στο γειτονικό τους flip-flop προς τα δεξιά, με αποτέλεσμα το περισσότερο σημαντικό bit (MSB) του καταχωρητή να αποκτά την τιμή της σειριακής εισόδου ενώ το λιγότερο σημαντικό bit (LSB) του καταχωρητή αποτελεί την σειριακή έξοδο του καταχωρητή.

Τα όσα αναφέραμε γίνονται καλύτερα κατανοητά με το παράδειγμα του σχήματος 7.3.2. Στο παράδειγμα αυτό η δυαδική πληροφορία που θα μεταφερθεί στον καταχωρητή ολίσθησης των 4-bits είναι η "0011". Αρχικά, όλα τα flip-flops του καταχωρητή μηδενίζονται. Στη συνέχεια τα bits της δυαδικής πληροφορίας η οποία εφαρμόζεται στην είσοδο μεταφέρονται ένα-ένα (**ξεκινώντας από το LSB**) στα flip-flops του καταχωρητή ολίσθησης με κάθε παλμό του ρολογιού. Στην έξοδο του καταχωρητή ολίσθησης θα εμφανίζονται **διαδοχικά** τα περιεχόμενα του καταχωρητή. Παρατηρούμε ότι με τον 4ο παλμό ρολογιού ο καταχωρητής έχει **αποθηκευμένα** όλα τα bits της δυαδικής πληροφορίας την οποία θέλαμε να αποθηκεύσουμε, ενώ στην έξοδό του εμφανίζεται το πρώτο bit που τοποθετήθηκε στον καταχωρητή. Αν συνεχίσουμε να δίνουμε παλμούς ρολογιού στον καταχωρητή ολίσθησης στην έξοδο θα εμφανίζονται διαδοχικά ένα-ένα όλα τα bits που είναι αποθηκευμένα στον καταχωρητή.

Η ψηφιακή είσοδος που τοποθετείται στον καταχωρητή τύπου SISO, εμφανίζεται στην έξοδό του μετά από ένα πλήθος παλμών ρολογιού ίσο με το μήκος του καταχωρητή ολίσθησης (το μήκος του καταχωρητή είναι το πλήθος των flip-flops με τα οποία κατασκευάζεται). Αυτή η χαρακτηριστική τους ιδιότητα χρησιμοποιείται για την πραγματοποίηση καθυστέρησης σε ψηφιακό σήμα. Η καθυστέρηση αυτή υπολογίζεται πολλαπλασιάζοντας την περίοδο των παλμών του ρολογιού επί το πλήθος των flip-flops του καταχωρητή. Μία χαρακτηριστική εφαρμογή είναι στις ηλεκτρικές κιθάρες και τα ηλεκτρονικά συστήματα ήχου για την παραγωγή του φαινομένου της αντήχησης (echo).

Σειριακή είσοδος

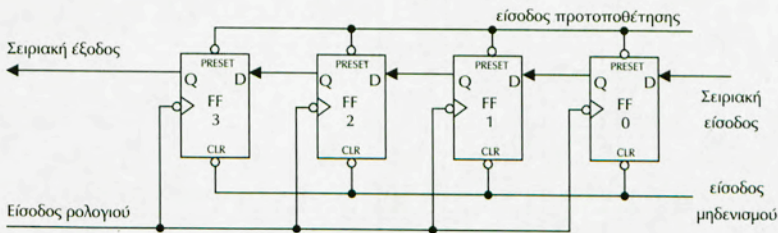
Σειριακή είσοδος



Σχήμα 7.3.2. Παράδειγμα αποθήκευσης πληροφορίας σε καταχωρητή δεξιάς ολίσθησης SISO 4-bits

Καταχωρητής SISO αριστερής ολίσθησης

Με κατάλληλη τροποποίηση του κυκλώματος του καταχωρητή SISO δεξιάς ολίσθησης του Σχήματος 7.3.1 προκύπτει ένας καταχωρητής SISO αριστερής ολίσθησης όπως φαίνεται στο Σχήμα 7.3.3. Τα δεδομένα εισέρχονται από το flip-flop 0 και η έξοδος τους γίνεται από το flip-flop 3. Η είσοδος της προς αποθήκευση πληροφορίας γίνεται τοποθετώντας πρώτα το **MSB**.



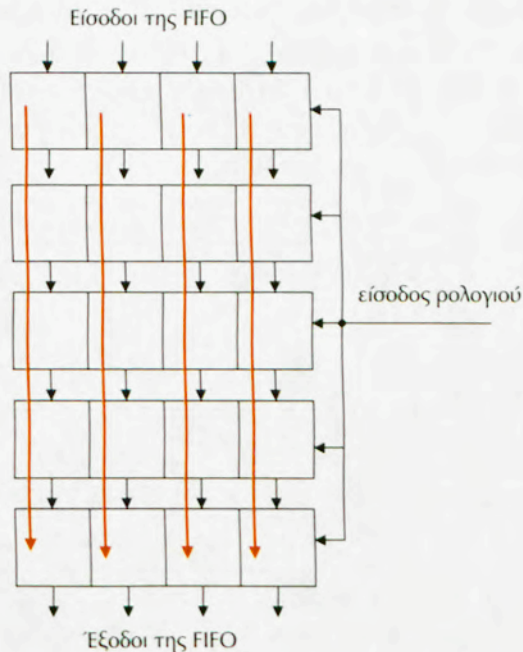
Σχήμα 7.3.3. Σχηματικό διάγραμμα καταχωρητή αριστερής ολίσθησης SISO 4-bits

Μνήμη FIFO με καταχωρητές SISO

Μία χρήσιμη εφαρμογή των SISO καταχωρητών είναι στην κατασκευή μνήμης ειδικού τύπου η οποία ονομάζεται FIFO (first-in, first-out). Η μνήμη αυτή αποτελεί-

ται από ένα αριθμό καταχωρητών στους οποίους μπορούμε να αποθηκεύσουμε δυαδικές πληροφορίες. Αποτελείται από έναν αριθμό **M καταχωρητών ολίσθησης** κάθε ένας από τους οποίους έχει **μήκος N bits**. Υπάρχουν M εισόδοι για τα εισερχόμενα δεδομένα και M εξόδοι για τα εξερχόμενα. Υπάρχει επίσης μία κοινή είσοδος ρολογιού για όλα τα flip-flops των καταχωρητών ολίσθησης που αποτελούν αυτή τη μνήμη. Το παράδειγμα του σχήματος 7.3.4 μας δείχνει τον τρόπο με τον οποίο κατασκευάζουμε μια μνήμη FIFO των 4 bits με μήκος 5 bits. Χρησιμοποιούμε τέσσερις ($M=4$) καταχωρητές ολίσθησης SISO με μήκος (μέγεθος) πέντε bits ($N=5$) ο καθένας. Οι κόκκινες γραμμές δείχνουν την κατεύθυνση ολίσθησης των δεδομένων στους SISO καταχωρητές. Οι εισόδοι ρολογιού των SISO καταχωρητών είναι συνδεδεμένες σε μία κοινή είσοδο η οποία αποτελεί την είσοδο ρολογιού της FIFO μνήμης.

Η λειτουργία της μπορεί να περιγραφεί ως εξής. Με κάθε παλμό του ρολογιού το περιεχόμενο του κάθε καταχωρητή ολισθαίνει κατά μία θέση, ενώ τα λιγότερο σημαντικά bits των τεσσάρων καταχωρητών ολίσθησης αποθηκεύουν τα δεδομένα που βρίσκονται στις ψηφιακές εισόδους τους. Οι ψηφιακές εξόδοι των τεσσάρων καταχωρητών ολίσθησης αποτελούν τις εξόδους της μνήμης FIFO. Με την διαδικασία αυτή, τα δεδομένα που τοποθετούνται στις εισόδους της FIFO θα εμφανισθούν στις εξόδους της μετά από πέντε ($N=5$) παλμούς ρολογιού. Η ονομασία FIFO αυτής της μνήμης οφείλεται στο ότι από τα δεδομένα τα οποία τοποθετούνται στη μνήμη διαδοχικά αυτό που εισέρχεται πρώτο είναι και αυτό που εξέρχεται πρώτο. Η FIFO μνήμη κατασκευάζεται χρησιμοποιώντας M καταχωρητές ολίσθησης SISO με μέγεθος N bits ο καθένας.

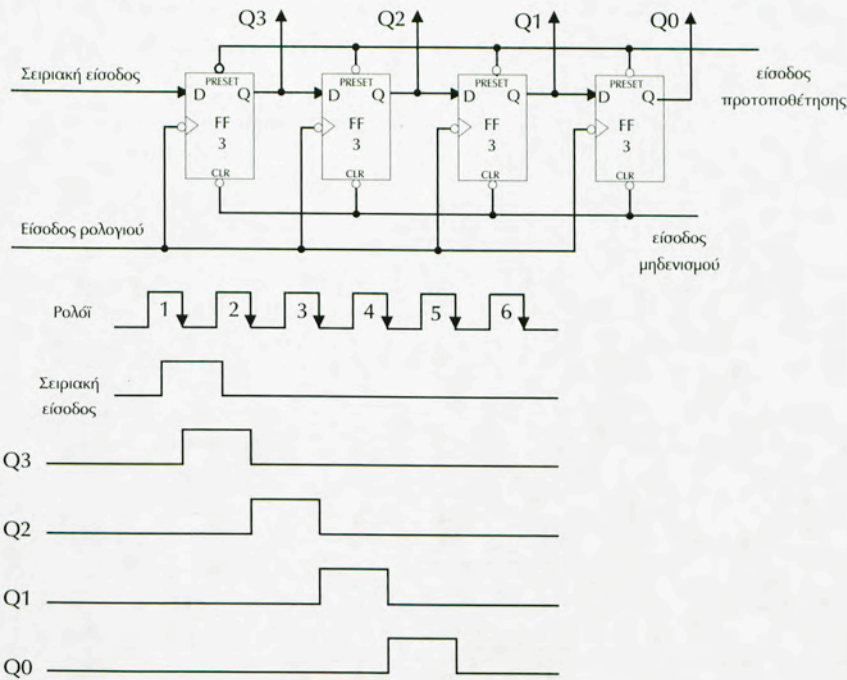


Σχήμα 7.3.4. Κατασκευή μνήμης FIFO με SISO καταχωρητές

Οι μνήμες FIFO χρησιμοποιούνται για την προσωρινή αποθήκευση της πληροφορίας έτσι ώστε να προσαρμόζονται οι ρυθμοί μεταφοράς ανάμεσα σε δύο ψηφιακά συστήματα κατά τη διακίνηση της πληροφορίας. Ένα αντίστοιχο παράδειγμα από την καθημερινή ζωή μας είναι οι “ουρές” που σχηματίζουμε για να εξυπηρετηθούμε, για παράδειγμα σε ένα ταμείο, όπου ο ρυθμός εξυπηρέτησης των πελατών είναι μικρότερος από το ρυθμό με τον οποίο εισέρχονται νέοι πελάτες (όταν το ταμείο είναι ένα τότε η FIFO μνήμη είναι ίδια με ένα καταχωρητή ολίσθησης SISO). Φυσικά αυτός που εισέρχεται πρώτος στην ουρά είναι και αυτός που φεύγει (εξυπηρετείται) πρώτος!

7.3.2 Καταχωρητής ολίσθησης σειριακής εισόδου – παράλληλης εξόδου SIPO

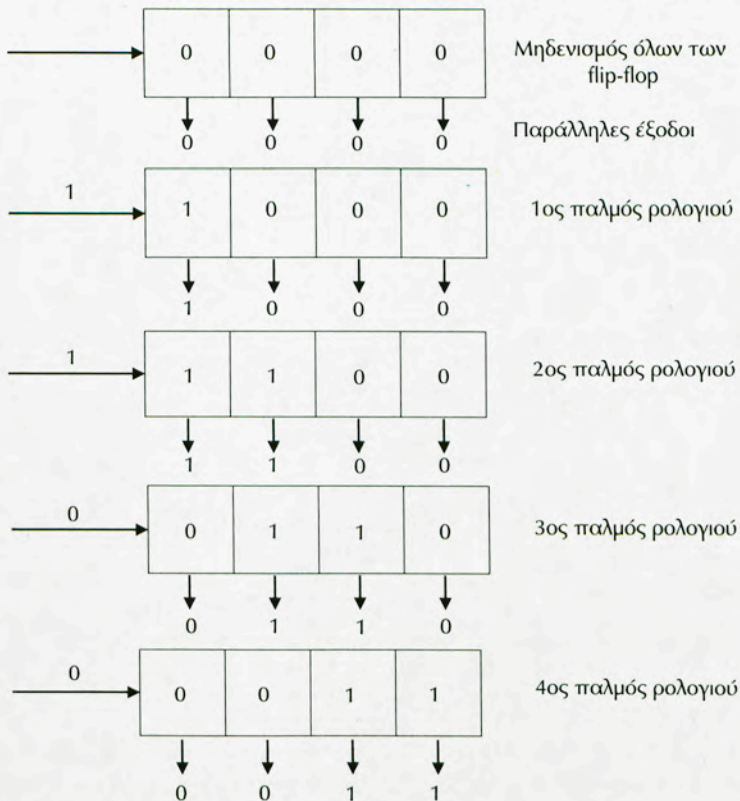
Στον καταχωρητή ολίσθησης σειριακής εισόδου-παράλληλης εξόδου (serial-in, parallel-out SIPO) τα δεδομένα τοποθετούνται σειριακά (διαδοχικά) το ένα bit μετά το άλλο στην είσοδο και εξέρχονται παράλληλα (ταυτόχρονα) από τις εξόδους του.



Σχήμα 7.3.5. Σχηματικό διάγραμμα καταχωρητή ολίσθησης SIPO 4-bit και παράδειγμα λειτουργίας του

Στο Σχήμα 7.3.5 παρουσιάζεται ένας καταχωρητής ολίσθησης σειριακής εισόδου-παράλληλης εξόδου (serial-in, parallel-out SIPO). Η τοποθέτηση των δεδομένων γίνεται όμοια με τους καταχωρητές SISO, με την εφαρμογή παλμών ρολογιού στην

κοινή είσοδο ρολογιού των flip-flops του καταχωρητή ολίσθησης. Με κάθε παλμό του **κοινού ρολογιού** εισέρχεται ένα νέο bit πληροφορίας στον καταχωρητή, ενώ όλα τα flip-flops του καταχωρητή μεταφέρουν την πληροφορία που έχουν αποθηκευμένη στο γειτονικό τους flip-flop (προς τα δεξιά για τα παραδείγματα που θα παρουσιάσουμε), με αποτέλεσμα το περισσότερο σημαντικό bit (MSB) του καταχωρητή να αποκτά την τιμή της σειριακής εισόδου ενώ οι έξοδοι των flip-flop του καταχωρητή αποτελούν τις παράλληλες εξόδους του καταχωρητή. Η ονομασία “παράλληλης εξόδου” οφείλεται στο ότι οι έξοδοι του καταχωρητή είναι διαθέσιμες ταυτόχρονα. Τα όσα αναφέραμε γίνονται καλύτερα κατανοητά με το επόμενο παράδειγμα του σχήματος 7.3.6. Στο παράδειγμα αυτό η δυαδική πληροφορία η οποία θα μεταφερθεί στον καταχωρητή ολίσθησης των 4-bit είναι η “0011”. Αρχικά όλα τα flip-flop του καταχωρητή μηδενίζονται και στη συνέχεια ένα-ένα τα bits της δυαδικής πληροφορίας η οποία εφαρμόζεται στην είσοδο μεταφέρονται στα flip-flop του καταχωρητή ολίσθησης με κάθε παλμό του ρολογιού. Στις εξόδους του καταχωρητή ολίσθησης οι οποίες είναι και οι έξοδοι των flip-flop του θα εμφανίζονται ταυτόχρονα τα περιεχόμενα του καταχωρητή. Παρατηρούμε ότι με τον 4ο παλμό ρολογιού ο καταχωρητής έχει αποθηκευμένα όλα τα bits της δυαδικής πληροφορίας την οποία θέλαμε να αποθηκεύσουμε, ενώ στις εξόδους του εμφανίζεται αυτή η πληροφορία.

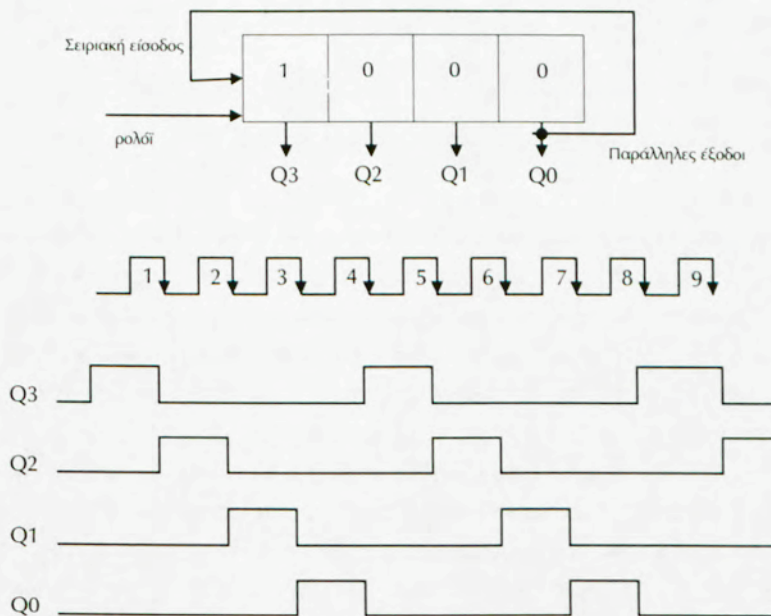


Σχήμα 7.3.6. Σχηματικό διάγραμμα καταχωρητή ολίσθησης SIPO 4-bits

Η πιο συνηθισμένη εφαρμογή των καταχωρητών ολίσθησης SIPO είναι στη μεταφορά δεδομένων σειριακά για τη μετατροπή των δεδομένων από τη σειριακή μορφή στην παράλληλη μορφή. Το θέμα αυτό θα παρουσιασθεί λεπτομερειακά στην παράγραφο 7.4.

Καταχωρητής SIPO κυκλικής ολίσθησης

Στο Σχήμα 7.3.7 φαίνεται το διάγραμμα λειτουργίας ενός καταχωρητή SIPO κυκλικής ολίσθησης των τεσσάρων bits, όπου η έξοδος του τελευταίου flip-flop τροφοδοτεί την σειριακή είσοδο του καταχωρητή.



Σχήμα 7.3.7. Σχηματικό διάγραμμα λειτουργίας κυκλικού καταχωρητή ολίσθησης 4-bit

Η φόρτωση του κυκλικού καταχωρητή μπορεί να γίνει όπως γίνεται στο καταχωρητή SIPO **πριν** την σύνδεση της σειριακής εισόδου του με την έξοδο του τελευταίου flip-flop, **μετά** από την οποία η αποθηκευμένη πληροφορία αρχίζει να ολισθαίνει κυκλικά με κάθε παλμό του ρολογιού. Στο παράδειγμα του Σχήματος 7.3.7 παρουσιάζονται οι κυματομορφές των εξόδων του καταχωρητή μετά την φόρτωση της πληροφορίας “1000”.

Οι κυκλικοί καταχωρητές βρίσκουν εφαρμογή σε κυκλώματα ελέγχου απαρτημάτων για την πραγματοποίηση συστημάτων αυτομάτου ελέγχου, την οδήγηση ειδικού τύπου κινητήρων που ονομάζονται βηματικοί κινητήρες (stepper motors), στην κωδικοποίηση των εξόδων ενός ψηφιακού ελεγκτή.

7.3.3 Καταχωρητής ολίσθησης παράλληλης εισόδου – σειριακής εξόδου PISO

Στον καταχωρητή ολίσθησης παράλληλης εισόδου-σειριακής εξόδου (Parallel-in, serial-out PISO), τα δεδομένα τοποθετούνται παράλληλα (ταυτόχρονα) στις εισόδους του και εξέρχονται σειριακά (διαδοχικά) το ένα bit μετά το άλλο από την έξοδό του.



Σχήμα 7.3.8 Σχηματικό διάγραμμα καταχωρητή ολίσθησης PISO 4-bits

Η φόρτωση των δεδομένων γίνεται σύγχρονα ή ασύγχρονα. Στην σύγχρονη παράλληλη φόρτωση τα δεδομένα που εφαρμόζονται στις παράλληλες εισόδους φορτώνονται στον καταχωρητή με την εφαρμογή παλμού στην είσοδο του ρολογιού. Στην ασύγχρονη παράλληλη φόρτωση η πληροφορία που υπάρχει στις παράλληλες εισόδους μεταφέρεται στον καταχωρητή ανεξάρτητα από την ύπαρξη παλμών στην είσοδο του ρολογιού του.

Στο Σχήμα 7.3.8 φαίνεται το σχηματικό διάγραμμα ενός καταχωρητή ολίσθησης PISO των τεσσάρων bits. Για παράδειγμα, αν αποθηκευθεί η πληροφορία 0011 στον καταχωρητή (δίνοντας ταυτόχρονα τα bits της πληροφορίας στις παράλληλες εισόδους), τότε με τους παλμούς του ρολογιού τα bits της πληροφορίας εμφανίζονται σειριακά στην έξοδο του καταχωρητή, με πρώτο το LSB (δηλαδή με τον 1ο παλμό ρολογιού εμφανίζεται “1”, με τον 2ο “1”, με τον 3ο “0” και με τον 4ο “0”).

Η πιο συνηθισμένη εφαρμογή των καταχωρητών ολίσθησης PISO είναι στην μεταφορά δεδομένων σειριακά για την μετατροπή των δεδομένων από την παράλληλη μορφή στην σειριακή μορφή. Το θέμα αυτό θα παρουσιασθεί λεπτομερειακά στην παράγραφο 7.4.

7.3.4 Καταχωρητής ολίσθησης παράλληλης εισόδου-παράλληλης εξόδου PIPO

Στον καταχωρητή ολίσθησης παράλληλης εισόδου-παράλληλης εξόδου (Parallel-in, parallel-out PIPO), τα δεδομένα τοποθετούνται παράλληλα (ταυτόχρονα) στις εισόδους του και εξέρχονται παράλληλα στις εξόδους του.

Η φόρτωση των δεδομένων γίνεται σύγχρονα ή ασύγχρονα όπως και στον καταχωρητή PISO.

Στο Σχήμα 7.3.9 φαίνεται το σχηματικό διάγραμμα ενός καταχωρητή ολίσθησης PIPO των τεσσάρων bits. Για παράδειγμα, αν αποθηκευθεί η πληροφορία 0011 στον καταχωρητή (δίνοντας ταυτόχρονα τα bits της πληροφορίας στις παράλληλες εισόδους), τότε με τον επόμενο παλμό του ρολογιού τα bits της πληροφορίας εμφανίζονται ταυτόχρονα στις εξόδους του καταχωρητή.



Σχήμα 7.3.9 Σχηματικό διάγραμμα καταχωρητή ολίσθησης PIPO 4-bits

Οι πιο συνηθισμένες εφαρμογές των καταχωρητών ολίσθησης PIPO είναι στη μεταφορά πληροφορίας μεταξύ ψηφιακών συστημάτων και στην πραγματοποίηση αριθμητικών πράξεων με δυαδικούς αριθμούς. Κάθε ολίσθηση προς τα αριστερά ενός δυαδικού αριθμού κατά ένα ψηφίο τον πολλαπλασιάζει επί 2. Για παράδειγμα, ο δυαδικός αριθμός 0111 (δεκαδικός 7) αν ολισθηθεί κατά ένα ψηφίο προς τα αριστερά γίνεται 1110, δηλαδή ο δεκαδικός 14. Γενικά ο πολλαπλασιασμός δύο αριθμών μπορεί να γίνει με μία σειρά από διαδοχικές προσθέσεις και ολισθήσεις προς τα αριστερά. Παρόμοια κάθε ολίσθηση προς τα δεξιά ενός δυαδικού αριθμού κατά ένα ψηφίο τον διαιρεί δια 2. Για παράδειγμα, ο δυαδικός αριθμός 1110 (δεκαδικός 14) αν ολισθηθεί κατά ένα ψηφίο προς τα δεξιά γίνεται 0111, δηλαδή ο δεκαδικός 7. Κάθε διαίρεση δύο αριθμών μπορεί να γίνει με μία σειρά από διαδοχικές αφαιρέσεις και ολισθήσεις προς τα δεξιά.

7.4 ΣΕΙΡΙΑΚΗ ΚΑΙ ΠΑΡΑΛΛΗΛΗ ΜΕΤΑΦΟΡΑ ΔΕΔΟΜΕΝΩΝ

Η μεταφορά δεδομένων ανάμεσα σε δύο κυκλώματα ενός ψηφιακού συστήματος ή ανάμεσα σε δύο ανεξάρτητα ψηφιακά συστήματα (που μπορεί να βρίσκονται σε μεγάλη απόσταση μεταξύ τους) μπορεί να γίνει με δύο τρόπους: **σειριακά** ή **παράλληλα**. Στη σειριακή μεταφορά των δεδομένων τα bits της πληροφορίας μεταφέρονται σειριακά το ένα μετά το άλλο. Στην παράλληλη μεταφορά των δεδομένων

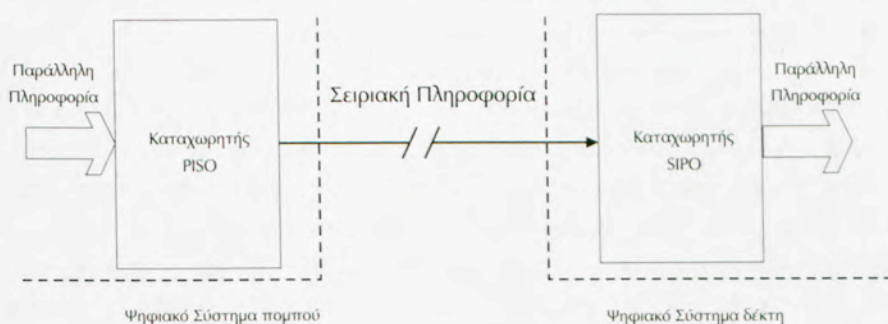
τα bits της πληροφορίας μεταφέρονται ταυτόχρονα σε ομάδες των N bits. Για τη μεταφορά των bits της πληροφορίας χρησιμοποιούνται συνήθως ηλεκτρικές συνδέσεις. Κατά τη σειριακή μετάδοση των δεδομένων χρησιμοποιείται μόνο ένας αγωγός, ενώ κατά την παράλληλη μεταφορά χρησιμοποιούνται τόσοι αγωγοί όσα είναι τα bits της πληροφορίας που μεταφέρονται παράλληλα. Στη σειριακή μετάδοση ο χρόνος ο οποίος χρειάζεται είναι ίσος με το χρόνο μετάδοσης ενός bit πολλαπλασιαζόμενο επί το πλήθος των bits. Στην παράλληλη μεταφορά ο χρόνος ο οποίος χρειάζεται είναι ίσος με το χρόνο μετάδοσης ενός bit. Επομένως ο χρόνος της σειριακής μετάδοσης N bits είναι N φορές μεγαλύτερος από τον χρόνο παράλληλης μετάδοσης. Για τη σύγκριση των δύο τρόπων μετάδοσης χρησιμοποιούμε τις έννοιες του χρόνου μετάδοσης και του κόστους. Στη σειριακή μετάδοση χρειαζόμαστε περισσότερο χρόνο συγκριτικά με την παράλληλη, αλλά κερδίζουμε σε κόστος αφού χρησιμοποιούμε μόνο έναν αγωγό για τη μεταφορά των δεδομένων.

Μπορούμε να σκεφθούμε παρόμοιες έννοιες από την καθημερινή μας ζωή. Για παράδειγμα η κίνηση των αυτοκινήτων από ένα δρόμο με μία λωρίδα κυκλοφορίας γίνεται σειριακά, το ένα αυτοκίνητο πίσω από το άλλο. Σε ένα δρόμο με πολλές λωρίδες κυκλοφορίας κινούνται πολλά αυτοκίνητα ταυτόχρονα. Φυσικά ο χρόνος που χρειάζεται για να κινηθεί ένας αριθμός αυτοκινήτων στο δρόμο με την μία λωρίδα είναι μεγαλύτερος από το χρόνο που απαιτείται για να κινηθεί ο ίδιος αριθμός αυτοκινήτων μέσω του δρόμου με τις πολλές λωρίδες, ο οποίος όμως έχει μεγαλύτερο κόστος κατασκευής.

Συνήθως η μεταφορά των δεδομένων μέσα σε ένα ψηφιακό σύστημα γίνεται παράλληλα έτσι ώστε να είναι όσο το δυνατόν ταχύτερο το σύστημα, ενώ για την μεταφορά των δεδομένων ανάμεσα σε δύο ψηφιακά συστήματα επιλέγεται η σειριακή μετάδοση εξασφαλίζοντας το ελάχιστο κόστος αφού χρησιμοποιούμε μόνο έναν αγωγό.

Το σχήμα 7.4.1 δείχνει τον τρόπο υλοποίησης μιας σειριακής διασύνδεσης δύο ψηφιακών συστημάτων (οι δύο γραμμές // εκφράζουν μεγάλη απόσταση). Χρησιμοποιούμε ένα καταχωρητή παράλληλης εισόδου-σειριακής εξόδου PISO για το σύστημα που στέλνει τα δεδομένα (πομπός-transmitter) και έναν καταχωρητή σειριακής εισόδου-παράλληλης εξόδου SIPO για το σύστημα που λαμβάνει τα δεδομένα (δέκτης-receiver). Για να μεταφερθούν N bits σειριακά μεταξύ των δύο συστημάτων, αρχικά φορτώνεται ο καταχωρητής PISO του πομπού παράλληλα με τόσα bits όσα είναι το μήκος του. Συνήθως, ο καταχωρητής SIPO του δέκτη έχει το ίδιο μήκος με τον καταχωρητή του πομπού. Αφού φορτωθεί η πληροφορία των m bit στον καταχωρητή του πομπού αρχίζει να ολισθαίνει σειριακά με τους παλμούς του ρολογιού του PISO καταχωρητή. Αντίστοιχα, ο καταχωρητής SIPO ολισθαίνει σειριακά τα δεδομένα που δέχεται στη σειριακή του είσοδο με τους παλμούς του ρολογιού του. Κάθε φορά που μεταφέρονται m bit πληροφορίας αυτά θα είναι διαθέσιμα στις παράλληλες εξόδους του καταχωρητή SIPO

του δέκτη. Φυσικά για να γίνεται σωστά η μεταφορά των δεδομένων θα πρέπει το ρολόι του καταχωρητή PISO του πομπού να είναι ίδιο με το ρολόι του καταχωρητή SIPO. Η ύπαρξη αυτού του κοινού ρολογιού μεταξύ των δύο συστημάτων εξασφαλίζει το **συγχρονισμό** τους για την σωστή μεταφορά της πληροφορίας. Ο συγχρονισμός αυτός εξασφαλίζεται με διάφορους τρόπους. Ο πιο απλός είναι να υπάρχει ένα κοινό ρολόι μεταξύ των δύο συστημάτων και αυτός ο τρόπος συνηθίζεται για την μεταφορά της πληροφορίας μεταξύ των δύο συστημάτων που βρίσκονται σε μικρή απόσταση μεταξύ τους. Για συστήματα που βρίσκονται σε μεγάλες αποστάσεις μαζί με τα δεδομένα της πληροφορίας στέλνονται και bits τα οποία χρησιμοποιούνται για το συγχρονισμό μεταξύ των δύο συστημάτων. Ειδικά ολοκληρωμένα κυκλώματα έχουν αναπτυχθεί για τη μετάδοση παράλληλων δεδομένων σειριακά. Αυτά τα ολοκληρωμένα είναι γνωστά με την ονομασία UART (Universal Asynchronous Receiver Transmitter).



Σχήμα 7.4.1. Σειριακή μεταφορά δεδομένων

Ο ρυθμός μετάδοσης δεδομένων μετριέται σε bits ανά δευτερόλεπτο (bits/sec) στη σειριακή μεταφορά. Λόγω του ότι ο ρυθμός μετάδοσης δεδομένων είναι συνήθως μεγάλος, χρησιμοποιούνται τα πολλαπλάσια Kbits/sec (1Kbits=1000 bits) και Mbits/sec (1Mbits= 1000000 bits). Στην παράλληλη μεταφορά ο ρυθμός μετάδοσης δεδομένων μετριέται σε bytes ανά δευτερόλεπτο (bytes/sec) και σε πολλαπλάσια του Kbytes/sec και Mbytes/sec. Θυμίζουμε ότι 1byte=8bits.

Η παράλληλη μεταφορά λόγω της μεγαλύτερης ταχύτητας που εξασφαλίζει συγκριτικά με τη σειριακή μετάδοση, κυριαρχεί στα υπολογιστικά συστήματα για τη διασύνδεση των βασικών τους τμημάτων, όπως της κεντρικής μονάδας επεξεργασίας, της μνήμης και των υποσυστημάτων σύνδεσης με τις μονάδες εισόδου και εξόδου. Για την παράλληλη μεταφορά δεδομένων χρησιμοποιούμε έναν καταχωρητή για το σύστημα που στέλνει τα δεδομένα (πομπός-transmitter) και έναν καταχωρητή για το σύστημα που λαμβάνει τα δεδομένα (δέκτης-receiver). Αφού φορτωθεί η πληροφορία των προς μεταφορά bits στον καταχωρητή του πομπού, τα

δεδομένα είναι διαθέσιμα στις εξόδους του, επομένως και στις εισόδους του καταχωρητή του δέκτη. Αρκεί ένας παλμός του ρολογιού του καταχωρητή του δέκτη για να αποθηκευθούν τα δεδομένα και να είναι διαθέσιμα στις εξόδους του.

Παραδείγματα σειριακής μεταφοράς δεδομένων

Η σειριακή μεταφορά δεδομένων χρησιμοποιήθηκε από την εποχή που εμφανίσθηκε η τηλεφωνία λόγω της οικονομίας την οποία προσφέρει με τη χρήση ενός καλωδίου για τη μεταφορά της πληροφορίας. Ο τηλεγράφος με τη χρήση του κώδικα Morse ήταν μία από τις πρώτες εφαρμογές της σειριακής μετάδοσης της πληροφορίας. Στη συνέχεια το τηλέτυπο και την τελευταία δεκαετία τα συστήματα τηλεμοιοτυπίας (fax) αποτέλεσαν τα σύγχρονα συστήματα μετάδοσης δεδομένων. Σήμερα για την επικοινωνία υπολογιστικών συστημάτων που βρίσκονται σε απόσταση χρησιμοποιούμε τεχνικές μετάδοσης της πληροφορίας σειριακά με γνωστότερο παράδειγμα το διαδίκτιο (Internet). Η σύνδεση υπολογιστικών συστημάτων σε μικρές αποστάσεις γίνεται με τις τεχνικές των δικτύων των υπολογιστών με τις οποίες ανταλλάσσονται δεδομένα σειριακά (τοπικά δίκτυα: LAN Local Area Networks) με ρυθμούς μεταφοράς συνήθως 10 Mbits/sec. Η σειριακή σύνδεση γίνεται με ηλεκτρικές συνδέσεις, οπτικές ίνες (fibers), ασύρματες ζεύξεις.

Λόγω των πλεονεκτημάτων που παρουσιάζουν οι τεχνικές σειριακής μεταφοράς δεδομένων έχουν εμφανισθεί τεχνικές για τη σειριακή διασύνδεση περιφερειακών σε υπολογιστικά συστήματα με γνωστότερες το υψηλής ταχύτητας firewire (IEEE1394) με ρυθμούς μεταφοράς της τάξης των 400 Mbits/sec και το χαμηλότερης ταχύτητας USB (Universal Serial Bus) με ρυθμούς μεταφοράς της τάξης των 10 Mbits/sec. Με τη χρήση τέτοιων σειριακών διαύλων (serial buses) μπορούν να συνδεθούν με απλό τρόπο περιφερειακές συσκευές σε έναν υπολογιστή όπως εκτυπωτές, σαρωτές, κάμερες.

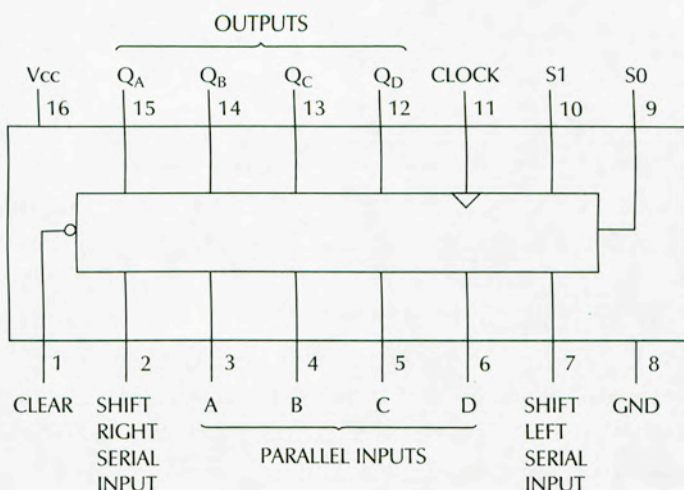
Παραδείγματα παράλληλης μεταφοράς δεδομένων

Η παράλληλη μεταφορά δεδομένων χρησιμοποιείται κυρίως στη διασύνδεση των σημαντικότερων τμημάτων ενός υπολογιστικού συστήματος όπως η κεντρική μονάδα επεξεργασίας, η μνήμη του και περιφερειακών συσκευών όπως για παράδειγμα ένας σκληρός δίσκος. Με την παράλληλη μεταφορά εξασφαλίζεται ο μεγάλος ρυθμός μεταφοράς δεδομένων, ο οποίος απαιτείται για να επιτυγχάνεται μεγάλη ταχύτητα λειτουργίας του υπολογιστικού συστήματος. Η παράλληλη μεταφορά των δεδομένων γίνεται με τη χρήση καταχωρητών PIPO και με μεγέθη λέξεων τα οποία είναι πολλαπλάσια του byte.

Ο δίαυλος PCI (Peripheral Component Interconnect) είναι από τους πλέον γνωστούς παράλληλης μεταφοράς δεδομένων στους προσωπικούς υπολογιστές με μέγεθος λέξης 4 bytes (32 bits) και ρυθμούς μεταφοράς δεδομένων της τάξης των 132 Mbytes/sec.

7.5 ΚΑΤΑΧΩΡΗΤΗΣ ΟΛΙΣΘΗΣΗΣ ΜΕ ΤΟ Ο.Κ. 74194

Το ολοκληρωμένο κύκλωμα 74194 είναι ένας γενικής χρήσης Καταχωρητής Ολίσθησης των 4-bits (Universal Shift Register). Αυτός ο καταχωρητής μπορεί να χρησιμοποιηθεί ως καταχωρητής ολίσθησης οποιουδήποτε από τους τέσσερις τύπους που αναφέραμε. Το διάγραμμα ακροδεκτών του παρουσιάζεται στο σχήμα 7.5.1 και ο πίνακας αληθείας του στον Πίνακα 7.5.1.



Σχήμα 7.5.1 Διάγραμμα ακροδεκτών του Ο.Κ. 74194

Πίνακας 7.5.1 Πίνακας αλήθειας του Ο.Κ. 74194

Inputs					Outputs								
Clear	Mode		Clock	Serial		Parallel							
	S1	S0		Left	Right	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q _{An}	Q _{Bn}	Q _{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q _{An}	Q _{Bn}	Q _{Cn}
H	H	L	↑	H	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

H= υψηλή στάθμη (λογική κατάσταση "1")

L= χαμηλή στάθμη (λογική κατάσταση "0")

X= (Αδιάφορη κατάσταση)

↑ = αλλαγή της λογικής κατάστασης της εισόδου του ρολογιού από "0" σε "1"

a,b,c,d = η σταθερή λογική κατάσταση των εισόδων A,B,C,D αντίστοιχα

$Q_{A0}, Q_{B0}, Q_{C0}, Q_{D0}$ = οι καταστάσεις των Q_A, Q_B, Q_C, Q_D αντίστοιχα, πριν σταθεροποιηθούν οι καταστάσεις των εισόδων που φαίνονται στον πίνακα

$Q_{An}, Q_{Bn}, Q_{Cn}, Q_{Dn}$ = οι καταστάσεις των Q_A, Q_B, Q_C, Q_D αντίστοιχα, πριν από τον πιο πρόσφατο παλμό του ρολογιού

Οι εισόδοι ελέγχου του τρόπου (Mode) λειτουργίας πρέπει να αλλάζουν μόνο όταν η είσοδος του ρολογιού είναι σε υψηλή στάθμη

Μπορεί να φορτώσει παράλληλα δεδομένα, να τα ολισθήσει δεξιά, να τα ολισθήσει αριστερά, ή να διατηρήσει τα περιεχόμενά του χωρίς να τα μεταβάλλει, όπως καθορίζεται από τον προγραμματισμό των εισόδων ελέγχου S1 και S0. Στον πίνακα αλήθειας 7.5.1 φαίνονται οι περιπτώσεις αριστερής και δεξιάς ολίσθησης, καθώς και η περίπτωση "διατήρησης" (HOLD) της εξόδου όπου τα δεδομένα του καταχωρητή μένουν αμετάβλητα. Στον πίνακα 7.5.2 παρουσιάζεται η λειτουργία του O.K. 74194. Με το συμβολισμό n+1 εννοούμε την κατάσταση την οποία θα πάρει κάποιο από τα flip-flop του καταχωρητή **μετά** τον παλμό στην είσοδο του ρολογιού, ενώ με n εννοούμε την κατάσταση την οποία είχε κάποιο από τα flip-flop του καταχωρητή **πριν** τον παλμό στην είσοδο του ρολογιού. Ανάλογα με τις καταστάσεις που βάζουμε στις εισόδους ελέγχου του ολοκληρωμένου επιλέγουμε (προγραμματίζουμε) τη λειτουργία του:

- ✓ Αν οι εισόδοι ελέγχου S1, S0 τοποθετηθούν σε χαμηλή στάθμη ($S1=0, S0=0$), τότε τα περιεχόμενα των flip-flops του καταχωρητή μένουν αμετάβλητα με τους παλμούς του ρολογιού και διατηρούν την κατάσταση που είχαν πριν τοποθετήσουμε στις εισόδους ελέγχου τις χαμηλές στάθμες.
- ✓ Η δεξιά ολίσθηση των δεδομένων γίνεται τοποθετώντας στις εισόδους ελέγχου $S1=0, S0=1$, οπότε με κάθε παλμό στην είσοδο του ρολογιού τα δεδομένα του καταχωρητή ολισθαίνουν προς τα δεξιά και η SRSI είναι η σειριακή είσοδος των δεδομένων.

Πίνακας 7.5.2 Λειτουργία του O.K. 74194

Mode (Λειτουργία)	S1	S0	QA(n+1)	QB(n+1)	QC(n+1)	QD(n+1)
Hold (Διατήρηση)	0	0	QA(n)	QB(n)	QC(n)	QD(n)
Shift Right (Ολίσθηση δεξιά)	0	1	SRSI	QA(n)	QB(n)	QC(n)
Shift Left (Ολίσθηση αριστερά)	1	0	QB(n)	QC(n)	QD(n)	SLSI
Load (Φόρτωση)	1	1	A	B	C	D

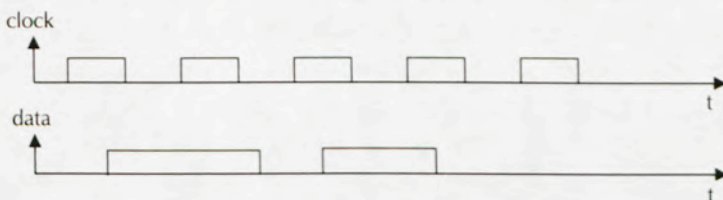
- ✓ Η αριστερή ολίσθηση των δεδομένων γίνεται τοποθετώντας στις εισόδους ελέγχου $S1=1$, $S0=0$, οπότε με κάθε παλμό στην είσοδο του ρολογιού τα δεδομένα του καταχωρητή ολισθαίνουν προς τα αριστερά και η SLSI είναι η σειριακή είσοδος των δεδομένων.
- ✓ Η παράλληλη φόρτωση των δεδομένων γίνεται εφαρμόζοντας στις εισόδους A, B, C, D τα δεδομένα, έχοντας τοποθετήσει τις εισόδους ελέγχου $S1$, $S0$ σε υψηλή στάθμη ($S1=1$, $S0=1$), οπότε με την εμφάνιση παλμού στην είσοδο του ρολογιού τα δεδομένα αποθηκεύονται στα flip-flop του καταχωρητή.

7.6 ΠΕΡΙΛΗΨΗ

1. Ο καταχωρητής (register) είναι μία ομάδα από flip-flops που μπορεί να αποθηκεύσει προσωρινά ψηφιακή πληροφορία. Μπορεί να διατηρεί τα δεδομένα του αμετάβλητα (έως ότου πάψει να εφαρμόζεται τάση τροφοδοσίας) ή να "φορτώνει" καινούργια δεδομένα από τις εισόδους του. Το πλήθος των flip-flops ορίζει το μήκος του καταχωρητή, δηλαδή το μέγεθος της πληροφορίας που μπορεί να αποθηκεύσει ο καταχωρητής. Με ένα flip-flop μπορεί να αποθηκευθεί πληροφορία ενός bit, ενώ με N flip-flops μπορεί να αποθηκευθεί πληροφορία N bits. Συνήθως, το μέγεθος των καταχωρητών σε ολοκληρωμένα κυκλώματα είναι 4, 8, 16, 32 bits.
2. Ο καταχωρητής ολίσθησης (shift register) είναι ένας καταχωρητής, του οποίου η έξοδος από κάθε ένα flip-flop συνδέεται στην είσοδο του γειτονικού του flip-flop. Η ολίσθηση των δεδομένων μπορεί να γίνεται προς τα αριστερά ή δεξιά.
3. Υπάρχουν τέσσερις βασικοί τύποι καταχωρητών ολίσθησης ανάλογα με τον τρόπο εισόδου και εξόδου των δεδομένων τους:
 - α) Σειριακής εισόδου-παράλληλης εξόδου (serial-in, parallel-out SIPO)
 - β) Σειριακής εισόδου-σειριακής εξόδου (serial-in, serial-out SISO)
 - γ) Παράλληλης εισόδου- παράλληλης εξόδου (parallel-in, parallel-out PIPO)
 - δ) Παράλληλης εισόδου-σειριακής εξόδου (parallel-in, serial-out PISO)
4. Η μεταφορά δεδομένων ανάμεσα σε δύο ψηφιακά συστήματα μπορεί να γίνει σειριακά ή παράλληλα. Στη σειριακή μεταφορά των δεδομένων τα bits της πληροφορίας μεταφέρονται σειριακά το ένα μετά το άλλο. Στην παράλληλη μεταφορά των δεδομένων τα bits της πληροφορίας μεταφέρονται ταυτόχρονα σε ομάδες. Κατά τη σειριακή μετάδοση των δεδομένων χρησιμοποιείται μόνο ένας αγωγός, ενώ κατά την παράλληλη μεταφορά χρησιμοποιείται τόσοι αγωγοί όσα και τα bits της πληροφορίας που μεταφέρονται παράλληλα. Με τη σειριακή μετάδοση έχουμε οικονομία όσον αφορά στο πλήθος των αγωγών που χρησιμοποιούνται συγκριτικά με την παράλληλη μετάδοση. Από την άλλη πλευρά ο ρυθμός μεταφοράς των bits είναι μικρότερος στη σειριακή μετάδοση συγκριτικά με την παράλληλη.

7.7 ΕΡΩΤΗΣΕΙΣ – ΑΣΚΗΣΕΙΣ

1. Τι είναι ένας καταχωρητής;
2. Τι είναι ένας καταχωρητής ολίσθησης;
3. Ένας καταχωρητής ολίσθησης SISO των 4-bits έχει:
 - α. Μία είσοδο
 - β. Δύο εισόδους
 - γ. Τέσσερις εισόδους
4. Ένας καταχωρητής ολίσθησης SISO των 4 bits έχει την πληροφορία "1101". Να γράψετε τα περιεχόμενά του για πέντε διαδοχικούς παλμούς ρολογιού καθώς επίσης και τις καταστάσεις της σειριακής του εξόδου. Δίνεται ότι η σειριακή του είσοδος θα είναι μόνιμα σε λογική κατάσταση "1".
5. Ένας καταχωρητής ολίσθησης SISO αποτελείται από 100 flip-flops και η συχνότητα του παλμού του ρολογιού του είναι 1 KHz (περίοδος=1msec). Πόσο θα καθυστερούν τα δεδομένα για να περάσουν μέσα από αυτόν τον καταχωρητή;
6. Σε έναν καταχωρητή αριστερής ολίσθησης SISO των 4-bits θέλουμε να φορτώσουμε την λέξη 1101. Να γράφεται την τιμή της εισόδου, τα περιεχόμενα του καταχωρητή και την τιμή της εξόδου για τέσσερις παλμούς ρολογιού. Δίνεται ότι η αρχική κατάσταση του καταχωρητή είναι 0000.
7. Σε έναν καταχωρητή δεξιάς ολίσθησης SISO των 4-bits θέλουμε να φορτώσουμε την λέξη 1101. Να γράφεται την τιμή της εισόδου, τα περιεχόμενα του καταχωρητή και την τιμή της εξόδου για τέσσερις παλμούς ρολογιού. Δίνεται ότι η αρχική κατάσταση του καταχωρητή είναι 0000.
8. Σε έναν καταχωρητή ολίσθησης SIPO των 4-bits δίνουμε στην είσοδό του δεδομένα με την αλόλουθη σειρά 0,1,1,1. Μετά από τέσσερις παλμούς ρολογιού ο καταχωρητής περιέχει τη λέξη 1110. Δίνεται ότι η αρχική κατάσταση του καταχωρητή είναι 0000. Ο καταχωρητής είναι δεξιάς η αριστερής ολίσθησης;
9. Σε έναν καταχωρητή δεξιάς ολίσθησης SIPO των 2-bits δίνονται οι παρακάτω κυματομορφές των παλμών ρολογιού (clock) και της εισόδου (data):



Να σχεδιάσετε τις κυματομορφές των εξόδων των δύο flip-flops του καταχωρητή που διεγείρονται με το αρνητικό μέτωπο του ρολογιού. Δίνεται ότι η αρχική κατάσταση του καταχωρητή είναι 00.

10. Ποια είναι τα πλεονεκτήματα και τα μειονεκτήματα της σειριακής μεταφοράς δεδομένων συγκριτικά με την παράλληλη μεταφορά.
11. Τι τύπου καταχωρητές ολίσθησης χρησιμοποιούνται για τη σειριακή σύνδεση δύο συστημάτων που επεξεργάζονται πληροφορίες σε παράλληλη μορφή;